

BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 102 56 116.8

Anmeldetag: 29. November 2002

Anmelder/Inhaber: Infineon Technologies AG, München/DE

Bezeichnung: Elektronisches Bauteil und Verfahren zur
Herstellung desselben

IPC: B 81 C, H 01 L

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 18. November 2003
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Stark



Beschreibung

Elektronisches Bauteil und Verfahren zur Herstellung desselben.

5

Die Erfindung betrifft ein elektronisches Bauteil mit einem Halbleitersubstrat für ein mikro-elektromechanisches System, wobei eine aktive Oberseite auf dem Halbleitersubstrat einen aktiven Flächenbereich aufweist, der von einem frei tragen- 10 den, elektrisch leitenden Abdeckelement abgedeckt ist. Ferner betrifft die Erfindung einen Halbleiterwafer mit mehreren derartigen Bauteilen und ein Verfahren zur Herstellung eines derartigen elektronischen Bauteils bzw. Halbleiterwafers.

10

15 Die zunehmende Miniaturisierung, insbesondere bei mikro-elektromagnetischen und mikro-elektromechanischen Systemen, auch MEMS genannt, erfordert Abdeck-, Abschirm- und/oder Resonanzstrukturen aus elektrisch leitenden Materialien, deren Struktur komplex ist und deren Montage aufwendige Hilfswerk- 20 zeuge erfordert, was gleichzeitig dem Miniaturisierungsgrad für Abdeck-, Abschirm- und/oder Resonanzstrukturen Grenzen setzt.

25

Der Zusammenbau, bei dem jedes Abdeck-, Abschirm-, und/oder Resonanzelement einzeln auf einem Halbleitersubstrat aufzu- bringen ist, ist darüber hinaus kostenintensiv.

30

Aufgabe der Erfindung ist es, ein elektronisches Bauteil anzugeben, das den Miniaturisierungsgrad bei Abdeck-, Abschirm und/oder Resonanzstrukturen erhöht und das kostengünstig herstellbar ist.

Diese Aufgabe wird mit dem Gegenstand der unabhängigen Ansprüche gelöst. Vorteilhafte Weiterbildungen der Erfindung ergeben sich aus den abhängigen Ansprüchen.

5 Das erfindungsgemäße elektronische Bauteil weist einen Halbleiterchip mit einem Halbleitersubstrat auf. Auf dem Halbleitersubstrat ist eine aktive Oberseite angeordnet. Auf der aktiven Oberseite befindet sich ein aktiver Flächenbereich. Dieser aktive Flächenbereich ist ein Teil eines mikro-elektrö-mechanischen Systems. Dieser aktive Flächenbereich ist mit Kontaktanschlussflächen auf der aktiven Oberseite des Halbleitersubstrats verbunden.

10

15 Das Gehäuse des elektronischen Bauteils weist eine gehäusebildende Kunststoffschicht auf, die unter Freilassen der Kontaktanschlussflächen das Substrat bedeckt. Zwischen der gehäusebildenden Kunststoffschicht und der aktiven Oberseite des Halbleitersubstrats ist eine frei tragende, elektrisch leitende Abdeckschicht über dem aktiven Flächenbereich angeordnet. Diese Abdeckschicht wird von Durchgangsleitungen zu der aktiven Oberseite abgestützt und bildet einen Hohlraum, der sich zwischen aktivem Flächenbereich und Abdeckschicht erstreckt.

20

25 Die Höhe des Hohlraumes entspricht einer Dicke einer für Halbleiterwafer üblichen Isolationsschicht, Metallschicht oder Photolackschicht, die als Opferschicht auf einem Halbleiterwafer aufbringbar ist. Somit kann der Hohlraum eine Höhe im Submikrometerbereich bis zu wenigen Mikrometern aufweisen. In diesem Zusammenhang bedeutet der Submikrometerbereich eine Dicke zwischen 100nm und einem 1 µm. Wenige Mikrometer beinhalten eine Dicke zwischen 1 µm und ca. 20 µm.

30

Aufgrund der geringen Höhe des Hohlraumes ist nicht nur der Miniaturisierungsgrad für mikro-elektro-mechanische Systeme erhöht, sondern die Wechselwirkung zwischen der Abdeckung und den darunter angeordneten aktiven Bauelementen des aktiven 5 Flächenbereichs ist intensiviert. Damit sind effektivere Mikrophone und wirkungsvollere mikrostrukturierte Aktoren herstellbar. Darüber hinaus lassen sich empfindlichere Sensoren und schärfer begrenzte Filter aus mikro-elektro-mechanischen Strukturen realisieren.

10 Außerdem wird mit dem erfindungsgemäßen elektronischen Bauteil eine sehr flache und kleine Bauweise erreicht, womit die Integration derartiger Bauelemente in Module für Frequenzfilteranlagen im Mobilfunkbereich, insbesondere mit Körperschallwellenleiter oder mit Oberflächenschallwellenleiter 15 möglich wird. Für die Zuführung und Abführung von Signalen zum aktiven Flächenbereich und für ein Anlegen von Versorgungsspannungen an die frei tragende, elektrisch leitende Abdecksschicht weist das elektronische Bauteil Kontaktanschlussflächen auf, die sowohl mit dem aktiven Flächenbereich als 20 auch mit der Abdecksschicht über Leiterbahnen in Verbindung stehen, wobei in einer ersten Ausführungsform der Erfindung die Kontaktanschlussflächen Außenkontakte des elektronischen Bauteils tragen.

25 Weiterhin kann die gehäusebildende Kunststoffsicht unter Freilassung der Kontaktanschlussflächen beziehungsweise der Außenkontakte die Abdecksschicht derart bedecken, dass der Hohlraum unterhalb der Abdecksschicht seitlich zwischen den 30 tragenden Durchgangsleitungen abgedichtet wird. Somit ergibt sich ein hermetisch abgeschlossener Hohlraum, der nach Abdichten durch die gehäusebildende Kunststoffsicht unter einem Referenzdruck steht.

Um die frei tragende Abdeckschicht in einem minimalen Abstand über dem aktiven Flächenbereich zu halten, sind die tragenden Durchgangsleitungen regelmäßig am Umfang der Abdeckschicht verteilt angeordnet. Derartige Durchgangsleitungen können Abdeckschichten von mehreren 100µm Kantenlänge tragen und sind auf dem Umfang der Abdeckschicht in einer Schrittweite von 10 bis 50µm verteilt.

10 Als elektrisch leitendes Material weist die Abdeckschicht ein Metall oder ein Halbleitermaterial auf. Dazu ist das Halbleitermaterial hochdotiert. Bevorzugt wird als Halbleitermaterial polykristallines Silicium mit einer Dotierstoffkonzentration größer $10^{19}/\text{cm}^3$ eingesetzt. Als Metall weist die Abdeckung 15 schicht Nickel, Kupfer, Aluminium oder Legierungen derselben auf, wobei als Legierungszusatz Silicium eingesetzt wird, um die Steifigkeit der Metalle zu erhöhen.

20 Die erfindungsgemäßen elektronischen Bauteile können auf Halbleiterwafern in Zeilen und Spalten angeordnet sein, was den Vorteil hat, dass sämtliche Komponenten der elektronischen Bauteile von den Außenkontakte bis zu den frei tragenden Abdeckschichten parallel und gleichzeitig auf dem Halbleiterwafer vorgesehen werden können. Ein weiterer Aspekt 25 der Erfindung betrifft einen Nutzen, bei dem in Zeilen und Spalten die elektronischen Bauteile mit mikro-elektromechanischen Strukturen angeordnet sind. Der Nutzen unterscheidet sich vom Halbleiterwafer dadurch, dass die Halbleiterchips in einer Kunststoffmasse oder auf einer entsprechenden Leiterplatte in vorgegebenem Abstand auf einer größeren Fläche als beim Halbleiterwafer verteilt angeordnet sind. Der 30 Vorteil eines derartigen Nutzens besteht darin, dass die Größe und Anzahl der Außenkontakte beliebig vergrößert werden

kann, da zwischen den Halbleiterchips größere Kunststoffflächen beziehungsweise größere Leiterplattenoberflächen für das Anordnen von Außenkontakten der elektronischen Bauteile zur Verfügung stehen.

5

Ein erfindungsgemäßes Verfahren zur Herstellung eines Halbleiterwafers mit mehreren Halbleiterchips für mehrere elektronische Bauteile weist die nachfolgenden Verfahrensschritte auf. Zunächst wird ein Halbleiterwafer mit mehreren 10 in Zeilen und Spalten angeordneten Halbleiterchippositionen bereitgestellt. Anschließend werden in den Halbleiterchippositionen aktiven Flächenbereiche auf der aktiven Oberseite des Halbleiterwafers erzeugt und außerhalb dieser aktiven Flächenbereiche werden Kontaktflächen auf die aktive Oberseite 15 des Halbleiterwafers aufgebracht. Anschließend wird eine Opferschicht aufgebracht und strukturiert. Nach der Strukturierung bedeckt die Opferschicht den aktiven Flächenbereich und weist Durchgangsöffnungen in den Randbereichen des aktiven Flächenbereichs auf, die bis zur aktiven Oberseite des 20 Halbleitersubstrats in Form eines Halbleiterwafers reichen.

Als Opferschicht können Oxide, Nitride oder Photolacke aufgebracht und strukturiert werden. Auf die Opferschicht wird anschließend ein leitendes Material aufgebracht, das gleichzeitig in den Durchgangsöffnungen Durchgangsleitungen ausbildet, 25 die mit der Abdeckschicht verbunden sind. Diese Durchgangsleitungen sind auf dem Umfang der Abdeckschicht verteilt. So mit besteht die Möglichkeit zwischen den Durchgangsleitungen und unter der Abdeckschicht die Opferschicht zu entfernen. 30 Dabei wird eine von Durchgangsleitungen gestützte und frei tragende Abdeckschicht über dem aktiven Flächenbereich unter Ausbildung eines flachen Hohlraums geschaffen.

Als nächstes wird eine Kunststoffschicht als Verpackung auf die Abdeckschicht und die aktive Oberseite unter Freilassen der Kontaktanschlussflächen aufgebracht. Diese erste Kunststoffschicht dichtet gleichzeitig die Seitenränder des Hohlraums ab und schließt damit die Lücken zwischen den stützenden und tragenden Durchgangsleitungen. Da beim Aufbringen der ersten Kunststoffschicht oder bei einem anschließenden Strukturieren der ersten Kunststoffschicht die Kontaktanschlussflächen freigelassen werden, können auf diese Kontaktanschlussflächen bereits Außenkontakte für die elektronischen Bauteile auf dem gesamten Halbleiterwafer aufgebracht werden. Dieses Aufbringen von Außenkontakten erfolgt somit für viele elektronische Bauteile gleichzeitig auf ein und demselben Halbleiterwafer. Danach kann der Halbleiterwafer in einzelne elektronische Bauteile aufgetrennt werden.

Dieses Verfahren hat den Vorteil, dass Abdeck-, Abschirm- und/oder Resonanzstrukturen für einzelne elektronische Bauteile nicht separat und einzeln montiert und hergestellt werden müssen, sondern dass sie parallel auf einem Halbleiterwafer realisiert werden können. Darüber hinaus hat das Verfahren den Vorteil, dass die Dimensionen derartiger Abdeck-, Abschirm- und/oder Resonanzstrukturen einen höheren Miniaturisierungsgrad erreichen können, wodurch einerseits höhere Betriebsfrequenzen und andererseits höhere Wechselwirkungen zwischen Abdeck-, Abschirm- und/oder Resonanzschicht und darunter in einem Hohlraum angeordnete aktive Flächenbereiche erreicht werden können.

Die bei dem Verfahren aufgebrachte strukturierte Opferschicht kann auf dem Halbleiterwafer aus einer chemischen Gasphase unter Bildung von Siliciumoxid oder Siliciumnitrid abgeschieden werden. Eine andere Variante besteht darin, eine Opfermem-

tallschicht aufzubringen, deren Ätzrate sich wesentlich von einer Ätzrate der aufgebrachten strukturierten leitenden Abdeckschicht unterscheidet, so daß die Opferschicht schneller herausgeätzt werden kann als die Abdeckschicht abgetragen. 5 wird. Dazu werden reaktive Plasmaätzverfahren eingesetzt. Eine weitere Möglichkeit eine Opferschicht zu bilden, besteht darin, eine Photolackschicht auf dem Halbleiterwafer durch Aufschleudern oder Aufsprühen aufzubringen und mit Hilfe von Photolithographie zu strukturieren.

10

Das Material der Opferschicht richtet sich im wesentlichen nach den Abscheide- und Aufbringmöglichkeiten für die frei tragende, elektrisch leitende Abdeckschicht. Wird ein polykristallines Silicium aus einer metallorganischen Verbindung 15 im chemischen Gasphasenverfahren abgeschieden, so wird vorzugsweise eine Opferschicht aus Siliciumoxid oder Siliciumnitrid vorgesehen, die anschließend im Fall des Siliciumoxids mittels Flusssäure entfernt werden kann. Bei einem Aufbringen einer metallischen Abdeckschicht aus vorzugsweise Nickel, 20 Kupfer, Aluminium oder Legierungen derselben kann ein Photolack auf den Halbleiterwafer aufgebracht werden. Eine Opferschicht aus Photolack kann anschließend mittels Lösungsmitteln entfernt werden, was die Oberflächen des aktiven Flächenbereichs und der metallischen Abdeckschichten schont. Eine 25 Abdeckschicht aus Nickel oder Nickellegierungen ermöglicht eine Opferschicht aus Kupfer oder einer Kupferlegierung, da Kupferätzmittel eingesetzt werden können, welche die Abdeckschicht aus Nickel oder Nickellegierungen vernachlässigbar gering angreifen.

30

Bei einer weiteren Durchführungsvariante des erfindungsgemäßen Verfahrens wird auf die erste Kunststoffschicht zur Versiegelung der Seitenränder der Abdeckschicht und zum Verpa-

cken der Aktiven Oberfläche des Halbleiterwafers anschließend eine Umverdrahtungsstruktur aufgebracht. Die Umverdrahtungsstruktur und die erste Kunststoffschicht werden mit einer zweiten Kunststoffschicht als gehäusebildende Schicht unter Freilassen von Außenkontaktflächen bedeckt.

5 Die Umverdrahtungsstruktur auf der ersten Kunststoffschicht dient dazu, die Kontaktanschlussflächen über Umverdrahtungsleitungen mit entsprechend größeren Außenkontaktflächen auf 10 der ersten Kunststoffschicht oder vorbereiteten Durchgangsöffnungen in der ersten Kunststoffschicht zu verbinden. Die zweite Kunststoffschicht deckt dann die gesamte erste Kunststoffschicht mit der Umverdrahtungsstruktur ab und lässt lediglich einen Zugriff auf die Außenkontaktflächen frei. Somit 15 können auf den Außenkontaktflächen für den gesamten Halbleiterwafer Außenkontakte aufgebracht werden. Sowohl die erste Kunststoffschicht als auch die zweite Kunststoffschicht können aus Epoxidharz bestehen. Es ist jedoch von Vorteil, für 20 die zweite Kunststoffschicht Polyimid einzusetzen, das gleichzeitig als Lötstopplackschicht für das Aufbringen der Außenkontakte dient.

Zusammenfassend ist festzustellen, dass das erfindungsgemäße Hohlraumgehäuse sich dadurch auszeichnet, dass sämtliche Prozesse zur Erzeugung des Halbleiterchips, des Hohlraums, der elektrischen Umverdrahtung und der elektrischen Kontaktierung bereits auf Waferebene durchgeführt werden können. Es handelt sich also um ein mit sehr geringer Baugröße realisierbares sogenanntes „wafer level package“ für die obenerwähnten Anwendungen, die über einer aktiven Chipfläche einen Hohlraum benötigen. Das Verfahren zur Herstellung derartiger Hohlraum erfordernder mikro-elektro-mechanischer Strukturen liegt darin, dass kein mehrlagiges Substrat zur Umverdrahtung erfor-

derlich ist und auch kein Backend-Prozess zur Hohlraumerzeugung benötigt wird.

Durch die Einführung eines Micromachining-Prozesses zur Hohlraumerzeugung auf Waferebene unter Herausätzen einer Opferschicht und Abdichten von verbleibenden Öffnungen durch Aufbringen einer zusätzlichen Polymerschicht ist es möglich, diese Struktur mit einer elektrischen Kontaktierung ebenfalls auf Waferebene zu kombinieren. Darüber hinaus lässt sich auf Waferlevel auch eine Umverdrahtungsebene verwirklichen, so dass die obenerwähnten Vorteile, wie geringe Bauteilgröße, mikroskopisch kleine Hohlräume über aktiven Flächen und Anpassungsmöglichkeiten von Außenkontakteflächen über Umverdrahtungsebenen an vorgegebene Packagegrößen möglich sind.

Gleichzeitig ergeben sich durch die Prozessierung auf Waferlevel geringe Herstellungskosten.

Es besteht die kostengünstige Möglichkeit, die erste Kunststoffschicht zum Abdichten der Seiten der Hohlräume durch Aufbringen von Polymerfolien oder durch Laminieren und Aufsprühen von Polymerschichten zu realisieren. Das Aufbringen von Außenkontakten kann durch Aufbringen von Lotbällen erfolgen. Darüber hinaus besteht die Möglichkeit, Umverdrahtungsleitungen auf der ersten Kunststoffschicht über dem Bereich der Abdeckschicht bzw. dem Deckel des Hohlraumes, anzuordnen, da die erste Kunststoffschicht gleichzeitig als Isolator für die Umverdrahtungsleitungen dienen kann.

Die Erfindung wird nun anhand der beigefügten Figuren näher erläutert.

Figur 1 zeigt einen schematischen Querschnitt durch ein elektronisches Bauteil einer ersten Ausführungsform der Erfindung,

5 Figur 2 zeigt einen schematischen Querschnitt durch einen Halbleiterwafer im Bereich eines abzudeckenden aktiven Flächenbereichs mit einer strukturierten Opferschicht,

10 Figur 3 zeigt einen schematischen Querschnitt durch einen Halbleiterwafer gemäß Figur 2 nach Aufbringen einer strukturierten elektrisch leitenden Abdeckschicht auf die Opferschicht,

15 Figur 4 zeigt einen schematischen Querschnitt durch einen Halbleiterwafer gemäß Figur 3 nach Entfernen der Opferschicht,

20 Figur 5 zeigt eine schematische perspektivische Ansicht eines Teils eines Halbleiterwafers mit einer Abdeckung auf einem aktiven Flächenbereich,

25 Figur 6 zeigt einen schematischen Querschnitt durch ein elektronisches Bauteil einer zweiten Ausführungsform der Erfindung.

Figur 1 zeigt einen schematischen Querschnitt durch ein elektronisches Bauteil 1 einer ersten Ausführungsform der Erfindung. Das elektronische Bauteil 1 weist einen Halbleiterchip 2 mit einem Halbleitersubstrat 3 auf, auf dem eine aktive Oberseite 4 mit einem aktiven Flächenbereich 5 angeordnet ist. Auf der aktiven Oberseite 4 sind außerhalb des aktiven Flächenbereichs 5 Kontaktanschlussflächen 6 angeordnet, die

über nicht gezeigte Leiterbahnen mit dem aktiven Flächenbereich 5 elektrisch verbunden sind.

Ein Gehäuse 7 weist eine gehäusebildende Kunststoffschicht 8 auf, welche die aktive Oberseite 4 des Halbleiterchips 2 bedeckt. Die übrigen Außenseiten des elektronischen Bauteils 1 werden von Außenflächen 19 des Halbleitersubstrats in der ersten Ausführungsform gemäß Figur 1 gebildet. Die gehäusebildende Kunststoffschicht 8 bedeckt nicht die Kontaktanschlussflächen 6, auf denen gemäß Figur 1 Außenkontakte 14 angeordnet sind. Über dem aktiven Flächenbereich 4 des Halbleitersubstrats 3 ist eine frei tragende, elektrisch leitende Abdeckschicht 9 angeordnet.

Die Abdeckschicht 9 bildet eine Schutz-, Abschirm- oder Resonanzstruktur für den auf der aktiven Oberseite 4 angeordneten aktiven Flächenbereich 5 aus. Die frei tragende Abdeckschicht 9 steht mit Durchgangsleitungen 10, die sich zu der aktiven Oberseite 4 erstrecken, in Verbindung. Zwischen dem aktiven Flächenbereich 5 und der Abdeckschicht 9 spannt sich ein Hohlraum 11 auf, dessen Höhe h der Dicke einer Isolationsschicht, einer Metallschicht oder einer Photolackschicht auf einem Halbleiterwafer hier im Bereich zwischen $0,3\mu\text{m}$ und $3\mu\text{m}$ entspricht. Größere hier nicht gezeigte Hohlräume mit einer Höhe bis $20\mu\text{m}$ werden durch dickere Opferschichten, wie einer galvanisch abgeschiedenen Kupferschicht erreicht. Die frei tragende Abdeckschicht 9 weist eine Dicke auf, die einer Dicke von Leiterbahnen auf einem Halbleiterwafer oder auf einer Leiterplatte, etwa im Bereich von $0,3$ bis $10\mu\text{m}$ entspricht.

Um ein derartiges elektronisches Bauteil 1 herzustellen, wird zunächst ein Halbleiterwafer mit mehreren in Zeilen und Spalten angeordneten Halbleiterchippositionen bereitgestellt. Ein

Abschnitt eines derartigen Halbleiterwafers 13 ist in Figur 2 zu sehen.

Figur 2 zeigt einen schematischen Querschnitt durch einen Halbleiterwafer 13 im Bereich eines abzudeckenden aktiven Flächenbereichs 5 mit einer strukturierten Opferschicht 21. In Figur 2 ist somit das Erzeugen eines aktiven Flächenbereichs 5 für eine MEM-Struktur (Micro-Electro-Mechanical-Structure) bereits abgeschlossen und über dem aktiven Flächenbereich 5 ist eine strukturierte Opferschicht 21 aufgebracht. Diese strukturierte Opferschicht 21 auf der aktiven Oberseite 4 des Halbleiterwafers 13 hat Durchgangsöffnungen 22 im Randbereich des aktiven Flächenbereichs 5. Die Opferschicht 21 selbst ist in diesem Durchführungsbeispiel des erfindungsgemäßen Verfahrens eine Siliciumdioxidschicht mit einer Dicke von 1,2 µm. Die Kantenlänge l des aktiven Flächenbereichs 5 ist in dieser Ausführungsform der Erfindung ca. 75µm und die Breite b der Öffnungen 22 liegt hier bei ca. 15 µm.

Figur 3 zeigt den Halbleiterwafer 13 gemäß Figur 2 nach Aufbringen einer strukturierten, elektrisch leitenden Abdeckschicht 9 auf die Opferschicht 21. Die Abdeckschicht 9 füllt auch die Öffnungen 22 in der Opferschicht 21 auf, so dass die in den Durchgangsöffnungen 22 entstehenden Durchgangsleitungen 10 später die Abdeckschicht 9 stützen. In diesem Durchführungsbeispiel des Verfahrens wurde die Abdeckschicht 9 in einem metallorganischen Gasphasenreaktor gebildet, bei dem sich auf der Opferschicht 21 und in den Öffnungen 22 ein hochdotiertes polykristallines Silicium mit einer Dicke zwischen 0,3 und 10µm abscheidet. Nach Strukturierung der abgeschiedenen polykristallinen Siliciumschicht ergibt sich der schematische Querschnitt gemäß Figur 3.

Figur 4 zeigt den Halbleiterwafer 13 gemäß Figur 3 nach Entfernen der Opferschicht 21. Die Opferschicht aus Siliciumoxid wird mittels gepufferter Flusssäure entfernt, die das hochdotierte polykristalline Silicium nicht angreift. Nach dem Herausätzen der Opferschicht verbleibt unter Bildung eines Hohlraums 11 die freitragende, metallisch leitende Abdeckschicht 9 über dem aktiven Flächenbereich 5 auf der aktiven Oberseite 4 des Halbleiterwafers 13.

10

Zwischen den aufgefüllten Öffnungen 22 gemäß Figur 3 entstehen beim Ätzen Lücken 25, durch welche hindurch die Flusssäure auch unter die Abdeckschicht 9 eindringen kann. Aufgrund der hohen Affinität der Flusssäure zu Siliciumdioxid kann die gesamte Siliciumdioxidschicht unter der Abdeckung 9 aus polykristallinem Silicium abgeätzt werden. Außerdem sorgt die Formstabilität und Steifigkeit des polykristallinen Siliciums dafür, dass die Abdeckschicht 9 zu einer Abdeckung wird, die sich frei tragend auf den seitlichen Durchgangsleitungen 10 abstützt. Durch die Lücken 25 zwischen den Durchgangsleitungen 10 ist der entstehende Hohlraum 11 nicht hermetisch abgeschlossen und nicht vor Umwelteinflüssen geschützt. Dieser Schutz wird durch eine hier nicht gezeigte erste Kunststoffschicht erreicht, die anschließend abgeschieden wird, erreicht.

Figur 5 zeigt eine schematische perspektivische Ansicht eines Teils des Halbleiterwafers 13 aus Figur 4. Die Abdeckung 24 ist freitragend und deckt den aktiven Flächenbereich 5 unter Bildung eines Hohlraums 11 ab. Die freitragende Abdeckung 24 wird von den Durchgangsleitungen 10, die aus dem gleichen Material sind wie die Abdeckung 24, nach oben und seitlich ge-

stützt. Zwischen den Stützen in Form von Durchgangsleitungen 10 sind die Lücken 25 angeordnet.

5 Figur 6 zeigt einen schematischen Querschnitt durch ein elektronisches Bauteil 100 gemäß einer zweiten Ausführungsform der Erfindung. Komponenten mit gleichen Funktionen wie in Figur 1 werden mit gleichen Bezugszeichen gekennzeichnet und nicht extra erörtert.

10 Ein Unterschied zwischen der ersten Ausführungsform gemäß Figur 1 und der zweiten Ausführungsform gemäß Figur 6 besteht darin, dass auf der aktiven Oberseite 4 des Halbleiterchips 2 neben Kontaktanschlussflächen 6 vergrößerte Außenkontakte 18 angeordnet sind. Während die Kontaktflächen 6 über hier nicht gezeigte Leiterbahnen mit dem aktiven Flächenbereich 5 in Verbindung stehen, tragen die Außenkontakte 18 zusätzliche vergrößerte Außenkontakte 14. Dazu ist auf die erste Kunststoffschicht 15 eine Umverdrahtungsstruktur 16 mit Umverdrahtungsleitungen 17 aufgebracht, wobei die Umverdrahtungsleitung 17 die Kontaktanschlussflächen 6 mit den Außenkontaktflächen 18 elektrisch verbinden. Zum Schutz und zur Isolation der Umverdrahtungsstruktur 17 ist eine weitere zweite gehäusebildende Kunststoffschicht 20 auf der ersten Kunststoffschicht 15 unter Freilassung der Außenkontakte 18 aufgebracht.

25
30 In dem Querschnitt gemäß Figur 6 ist nicht zu sehen, dass die Umverdrahtungsleitungen 16 auf der ersten Kunststoffschicht 15 verlaufen. Hierdurch wird die isolierte Fläche, die sich in dem Bereich der Abdeckung ergibt, für die Verdrahtung genutzt. Die Außenkontakte 14 selbst sind hier in Form von Lotbällen ausgeführt. Die zweite Kunststoffschicht 20 dient

gleichzeitig als Lötstoppschicht beim Auflöten der Außenkontakte 14 auf die Außenkontaktflächen 18.

Bezugszeichenliste

- 1 elektronisches Bauteil
- 2 Halbleiterchip
- 5 3 Halbleitersubstrat
- 4 aktive Oberseite
- 5 aktiver Flächenbereich
- 6 Kontaktanschlussfläche
- 7 Gehäuse
- 10 8 gehäusebildende Kunststoffschicht
- 9 Abdeckschicht
- 10 Durchgangsleitung
- 11 Hohlraum
- 12 Isolationsschicht
- 15 13 Halbleiterwafer
- 14 Außenkontakt
- 15 erste Kunststoffschicht
- 16 Umverdrahtungsstruktur
- 17 Umverdrahtungsleitung
- 20 18 Außenkontaktfläche
- 19 Außenseite des Halbleitersubstrats
- 20 zweite Kunststoffschicht
- 21 Opferschicht
- 22 Durchgangsöffnung
- 25 23 Seitenränder des Hohlraums
- 24 Abdeckung
- 25 Lücke
- 100 elektronisches Bauteil

- 30 b Breite der Öffnung
- h Höhe des Hohlraums
- d Dicke der Abdeckschicht
- l Kantenlänge des aktiven Flächenbereichs

Patentansprüche

1. Verfahren zur Herstellung eines Halbleiterwafers mit mehreren Halbleiterchips (2) für mehrere elektronischen Bauteile (1), wobei das Verfahren folgende Verfahrensschritte aufweist:
 - Bereitstellen eines in Zeilen und Spalten angeordneten Halbleiterwafers (13) mit mehreren Halbleiterchippositionen,
 - Erzeugen eines aktiven Flächenbereichs (5) in den Halbleiterchippositionen auf der aktiven Oberseite (4) des Halbleiterwafers (13) und Aufbringen von Kontaktanschlussflächen (6) außerhalb des aktiven Flächenbereichs (5),
 - Aufbringen und Strukturieren einer Opferschicht (21), die Isolationsmaterial aufweist, auf dem aktiven Flächenbereich (5) unter Freilassen von Durchgangsöffnungen (22) in der Opferschicht (21) in Randbereichen des aktiven Flächenbereichs (5),
 - Aufbringen eines leitenden Materials auf die Opferschicht (21) und in die Durchgangsöffnungen (22) zur Bildung einer Abdeckschicht (9) mit Durchgangsleitungen (10),
 - Entfernen der Opferschicht (21) unter Bilden einer von Durchgangsleitungen (22) gestützten freitragenden Abdeckschicht (9) über einem Hohlraum (11) über dem aktiven Flächenbereich (5),
 - Aufbringen und Strukturieren einer ersten Kunststoffschicht (15) auf die Abdeckschicht (9) und auf die aktive Oberseite (4) unter Freilassen der Kontaktanschlussflächen (6) und unter Abdichten von

Seitenrändern (23) des Hohiraums (11) über dem aktiven Flächenbereich (5),

- Aufbringen von Außenkontakte (14) auf die Kontaktanschlußflächen (6),

5 - Auftrennen des Halbleiterwafers (13) in einzelne elektronische Bauteile (1).

2. Verfahren nach Anspruch 1,

dadurch gekennzeichnet, dass die Opferschicht (21) auf dem Halbleiterwafer (13) aus einer chemischen Gasphase unter Bildung vom Siliciumoxid oder Siliciumnitrid abgeschieden wird oder als Photolackschicht auf den Halbleiterwafer (13) aufgebracht wird.

3. Verfahren nach Anspruch 1 oder 2,

dadurch gekennzeichnet, dass nach Aufbringen einer polykristallinen Silicium aufweisenden Abdeckschicht (9) eine Siliciumoxid aufweisende Opferschicht (21) mittels Fluss-Säure entfernt wird.

4. Verfahren nach einem der Ansprüche 1 bis 3,

dadurch gekennzeichnet, dass nach Aufbringen einer metallischen Abdeckschicht (9) aus vorzugsweise Nickel, Kupfer, Aluminium oder Legierungen derselben eine Photolack aufweisende Opferschicht (21) mittels eines Lösungsmittels entfernt wird.

5. Verfahren nach einem der Ansprüche 1 bis 4,

dadurch gekennzeichnet, dass auf die erste Kunststoffschicht (15) eine Umverdrahtungsstruktur (16) aufgebracht wird, welche die Kontaktanschlussflächen (6) mit Außenkontaktflächen (18) ver-

bindet und anschließend eine zweite Kunststoffschicht (20) unter Freilassen der Außenkontaktflächen (18) aufgebracht wird.

5 6. Elektronisches Bauteil das folgende Merkmale aufweist:

- einen Halbleiterchip (2), mit
 - einem Halbleitersubstrat (3),
 - einer aktiven Oberseite (4) auf dem Halbleitersubstrat (3),
 - einem aktiven Flächenbereich (5) auf der aktiven Oberseite (4) und
 - Kontaktanschlußflächen (6), die mit dem aktiven Flächenbereich (5) elektrisch verbunden sind,
 - ein Gehäuse (7), das eine gehäusebildende Kunststoffschicht (8) aufweist, die unter Freilassung der Kontaktanschlussflächen (6) das Substrat (3) bedeckt,
 - eine freitragende elektrisch leitende Abdeckschicht (9), die über dem aktiven Flächenbereich (5) angeordnet ist und die sich auf Durchgangsleitungen (10) zu der aktiven Oberseite (4) abstützt und einen Hohlraum (11) zwischen aktivem Flächenbereich (5) und Abdeckschicht (9) bildet,

10 wobei die Höhe des Hohlraumes (11) der Dicke einer für Halbleiterwafer (13) üblichen Isolationsschicht (12), Photolackschicht oder Metallschicht entspricht.

20 7. Elektronisches Bauteil nach Anspruch 6, dadurch gekennzeichnet, dass die Abdeckschicht (9) eine Dicke (d) aufweist, die einer Dicke von Leiterbahnen auf einem Halbleiterwafer (13) entspricht.

8. Elektronisches Bauteil nach Anspruch 6 oder Anspruch 7,
dadurch gekennzeichnet, dass
die Kontaktanschlussflächen (6) außerhalb des aktiven
Flächenbereichs (5) angeordnet sind und Außenkontakte
14) des elektronischen Bauteils (1) aufweisen.
- 5
9. Elektronisches Bauteil nach einem der Ansprüche 6 bis 8,
dadurch gekennzeichnet, dass
die gehäusebildende Kunststoffschicht (8) unter Freilas-
10 sung der Kontaktanschlussflächen (6) die Abdeckschicht
(9) bedeckt und den Hohlraum (11) seitlich zwischen den
Durchgangsleitungen (10) abdichtet.
10. Elektronisches Bauteil nach einem der Ansprüche 6 bis 9,
15 dadurch gekennzeichnet, dass
auf einer ersten Kunststoffschicht (15) eine Umverdrah-
tungsstruktur (16) mit Umverdrahtungsleitungen (17) an-
geordnet ist, die von den Kontaktanschlussflächen (6) zu
20 Außenkontaktflächen (18) führen, wobei auf den Außenkon-
taktflächen (18) Außenkontakte (19) angeordnet sind, und
dass eine zweite Kunststoffschicht (20) auf der ersten
Kunststoffschicht (15) unter Freilassung der Außenkon-
takte (19) und unter Einbetten der Umverdrahtungsstruk-
tur (17) angeordnet ist.
- 25
11. Elektronisches Bauteil nach einem der Ansprüche 6 bis
10,
dadurch gekennzeichnet, dass
die Durchgangsleitungen (19) regelmäßig an dem Umfang
30 der Abdeckschicht (9) verteilt angeordnet sind.
12. Elektronisches Bauteil nach einem der Ansprüche 6 bis
11,

dadurch gekennzeichnet, dass die Abdeckschicht (9) ein Metall oder ein Halbleitermaterial, vorzugsweise hochdotiertes polykristallines Silicium, aufweist.

5

13. Elektronisches Bauteil nach einem der Ansprüche 6 bis

12,

dadurch gekennzeichnet, dass der aktive Flächenbereich (5) einen Sensor in MEM-

10

Struktur, ein Filter, ein Mikrophon oder mikrostrukturierte Aktoren aufweist.

14. Elektronisches Bauteil nach einem der Ansprüche 6 bis

13,

15

dadurch gekennzeichnet, dass der aktive Flächenbereich (5) ein Frontend-Modul eines Mobilfunkgerätes oder ein Leistungsverstärker-Modul des Mobilfunkgerätes und/oder ein Verstärkermodul für akustische Körperwellen oder ein Verstärkermodul für akustische Oberflächenwellen aufweist.

20

15. Halbleiterwafer, der in Zeilen und Spalten angeordnete elektronische Bauteile (1) gemäß einem der Ansprüche 1 bis 9 aufweist.

25

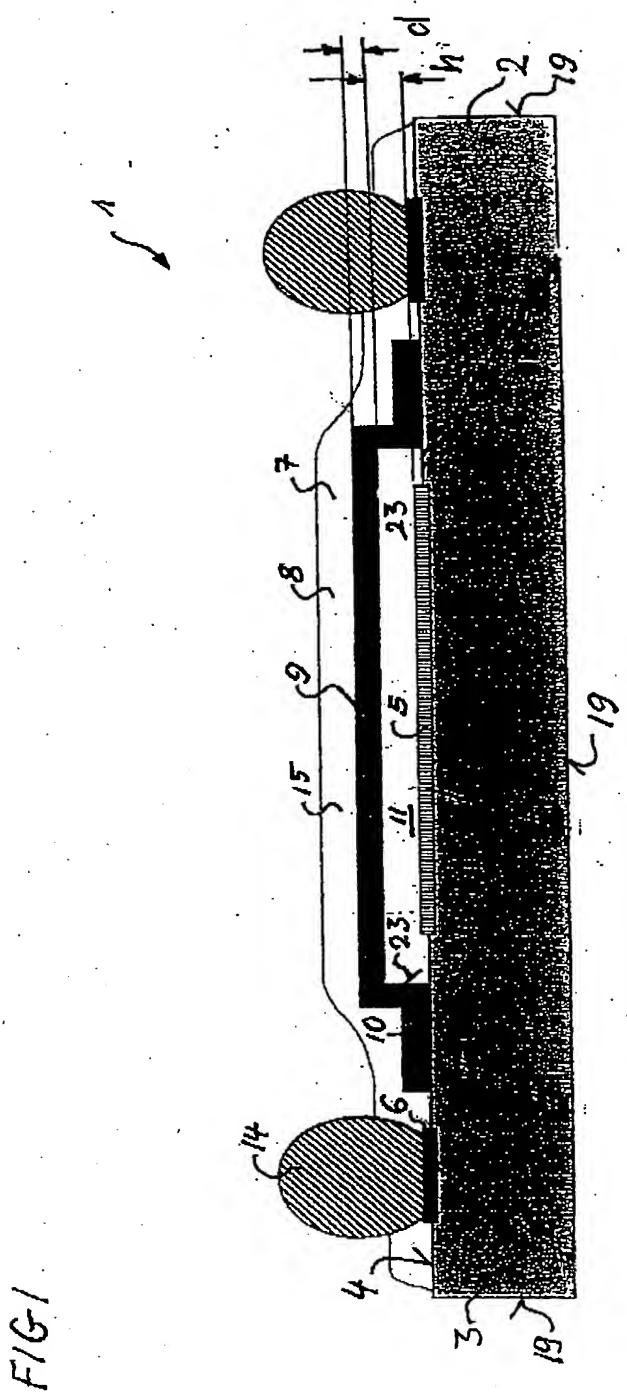
16. Nutzen, der in Zeilen und Spalten angeordnete elektronische Bauteile (1) gemäß einem der Ansprüche 1 bis 9 aufweist.

Zusammenfassung

Elektronisches Bauteil und Verfahren zur Herstellung desselben

5 Die Erfindung betrifft ein elektronisch Bauteil (1) mit einem Halbleiterchip (2), der auf seiner aktiven Oberseite (4) über einem aktiven Flächenbereich (5) eine frei tragende, elektrisch leitende Abdeckschicht (9) aufweist, die von Durchgangsleitungen (10) gestützt wird und einen Hohlraum (11) zu dem aktiven Flächenbereich (5) bildet. Ferner betrifft die Erfindung ein Verfahren zur Herstellung des elektronischen Bauteils (1).

15 [Figur 1]



FIG/

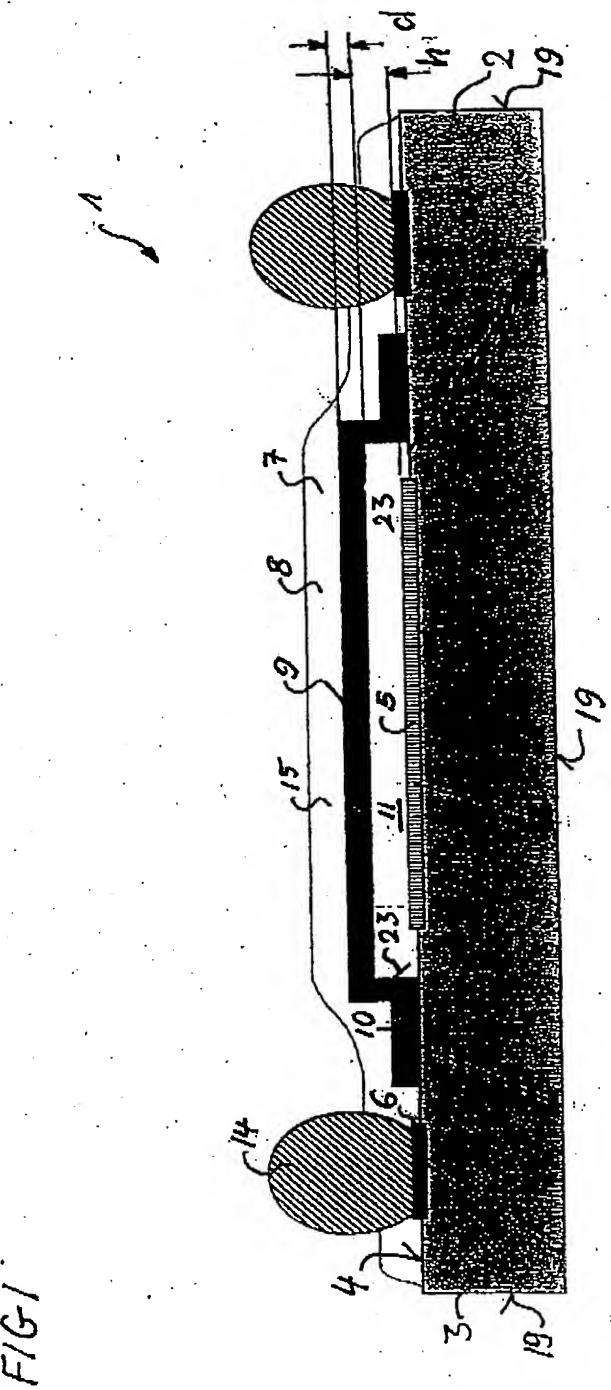


FIG 2

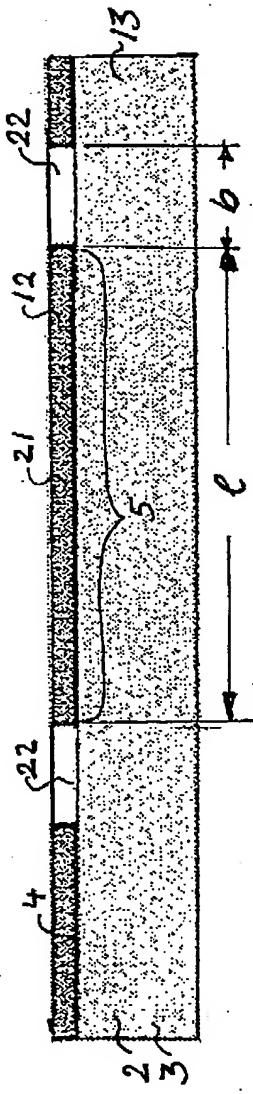


FIG 3

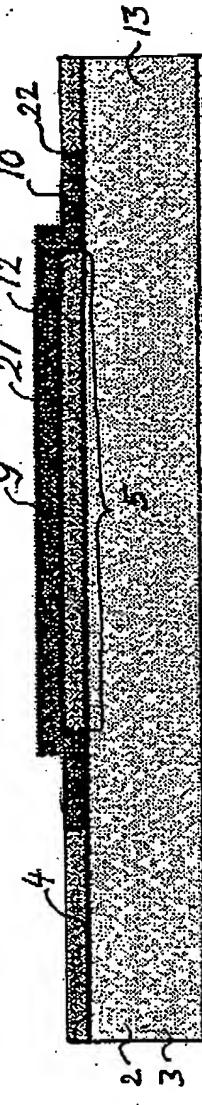
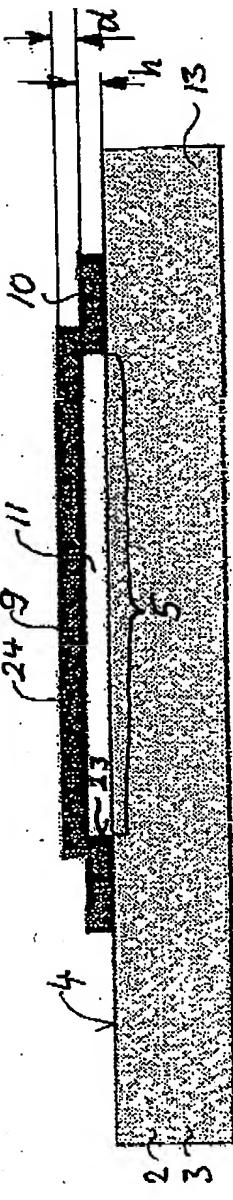


FIG 4



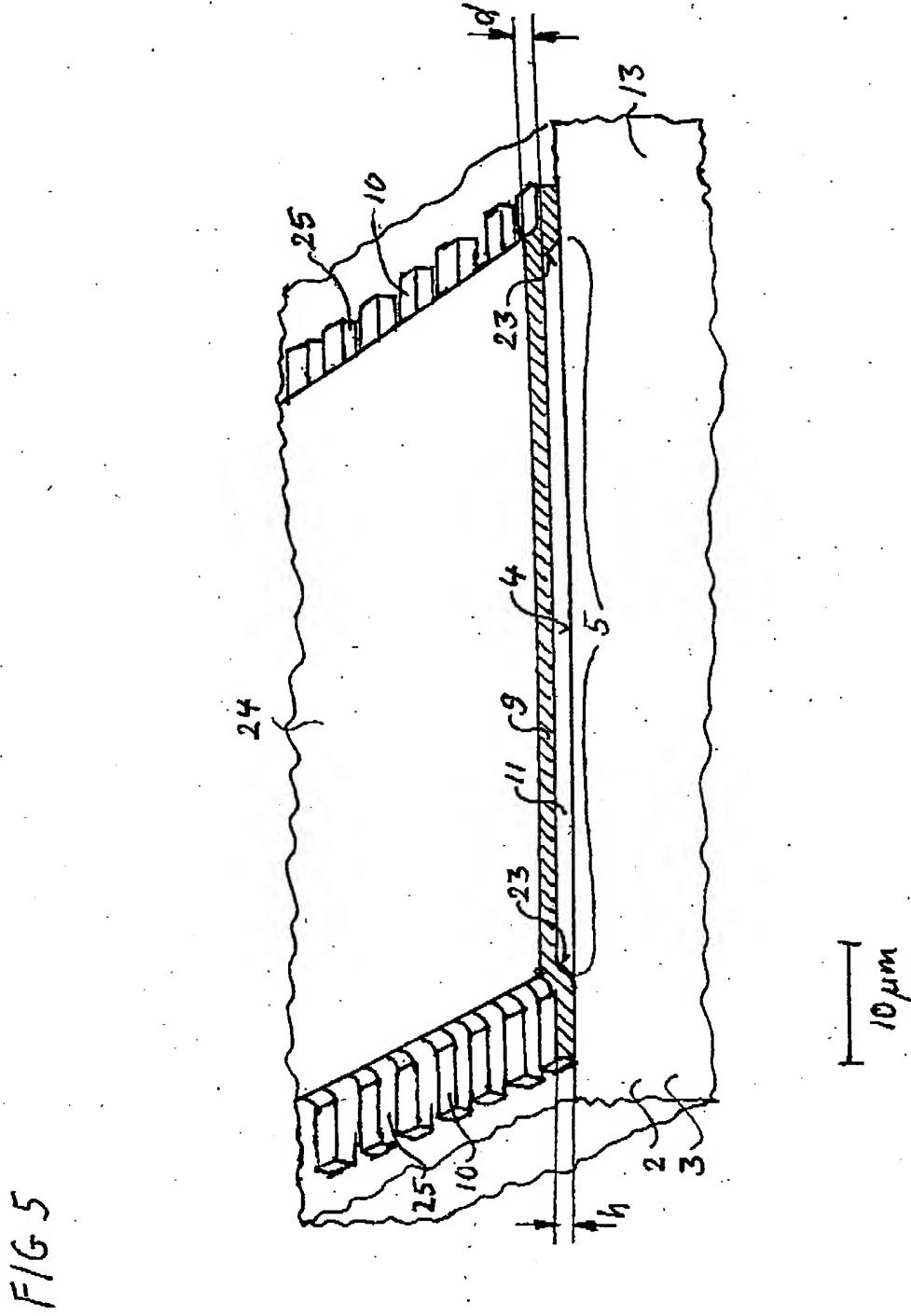
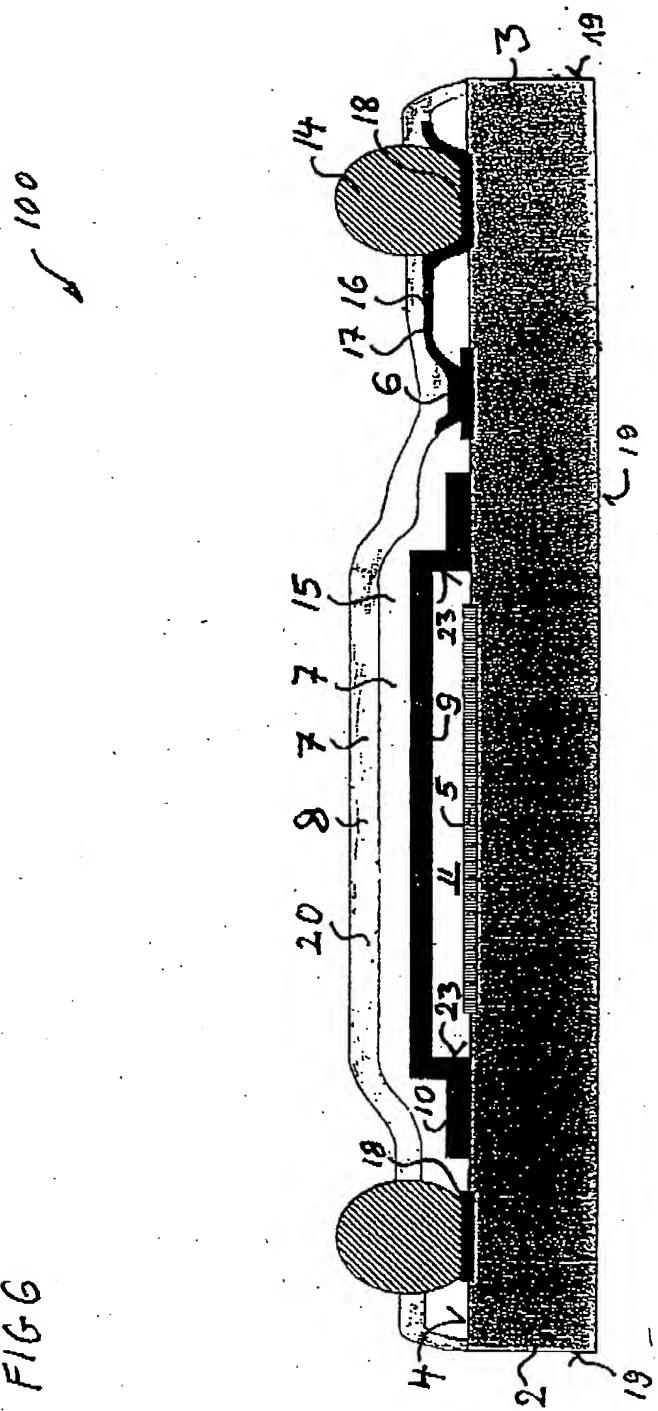


FIG 6



GESAMT SEITEN 30